


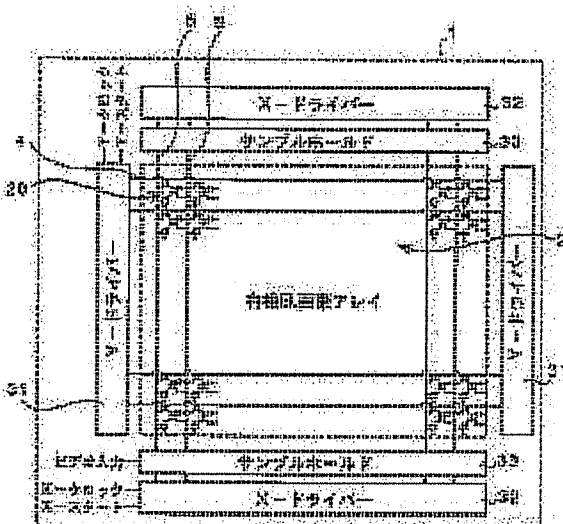
**ORGANIC ELECTROLUMINESCENT DISPLAY DEVICE****Publication number:** JP11054268 (A)**Publication date:** 1999-02-26**Inventor(s):** SHIBATA KENICHI; HAMADA YUJI**Applicant(s):** SANYO ELECTRIC CO**Classification:**

- international: **H05B33/06; G09F9/00; G09G3/32; H01L27/32; H01L51/50; H05B33/12; H05B33/14; H05B33/02; G09F9/00; G09G3/32; H01L27/28; H01L51/50; H05B33/12; H05B33/14; (IPC1-7): H05B33/06; G09F9/00**

- European: **G09G3/32A; H01L27/32M2; H01L27/32M4**

**Application number:** JP19970214724 19970808**Priority number(s):** JP19970214724 19970808**Also published as:**
 **US6147451 (A)**
**Abstract of JP 11054268 (A)**

**PROBLEM TO BE SOLVED:** To provide a compact display device which is easy to manufacture by forming a drive integrated circuit for drive organic EL elements, at the peripheral part of a pixel array composed of organic EL elements on a semiconductor substrate. **SOLUTION:** A peripheral drive integrated circuit is composed of a Y-driver 31 for supplying scan signals to row selection lines 4, an X-driver 32 for supplying data signals to data lines 5, and a sample and hold 33 for sample-and-hold video input signal data. The Y-driver 31 formed at the peripheral part of an organic EL pixel array part 2 is supplied with Y-clock, Y-start signals, the X-driver 32 is supplied with X-clock, X-start signals, and the sample-and-hold 33 is supplied with video signals. In the organic EL pixel array part 2, the row selection lines 4 are arranged parallel on a semiconductor substrate 1 from the Y-driver 31 via an insulating film, and the data lines and common electrode lines 6 are arranged similarly from the X-driver 32, so as to form the pixels of the row selection lines 4, data lines 5, and common electrode lines 6.

Data supplied from the **esp@cenet** database — Worldwide

**Family list**2 application(s) for: **JP11054268****1 ORGANIC ELECTROLUMINESCENT DISPLAY DEVICE**

**Inventor:** SHIBATA KENICHI ; HAMADA YUJI      **Applicant:** SANYO ELECTRIC CO  
**EC:** G09G3/32A; H01L27/32M2; (+1)      **IPC:** H05B33/06; G09F9/00; G09G3/32; (+13)  
**Publication info:** JP11054268 (A) — 1999-02-26

**2 Organic electroluminescent display device**

**Inventor:** SHIBATA KENICHI [JP] ; HAMADA YUJI [JP]      **Applicant:** SANYO ELECTRIC CO [JP]  
**EC:** G09G3/32A; H01L27/32M2; (+1)      **IPC:** H05B33/06; G09F9/00; G09G3/32; (+13)  
**Publication info:** US6147451 (A) — 2000-11-14

---

Data supplied from the esp@cenet database — Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-54268

(43) 公開日 平成11年(1999) 2月26日

(51) Int.Cl.<sup>6</sup>

H 0 5 B 33/06

G 0 9 F 9/00

識別記号

3 4 6

F I

H 0 5 B 33/06

G 0 9 F 9/00

3 4 6 E

審査請求 未請求 請求項の数2 O L (全 7 頁)

(21) 出願番号

特願平9-214724

(22) 出願日

平成9年(1997) 8月8日

(71) 出願人 000001889

三洋電機株式会社

大阪府守口市京阪本通 2丁目 5番 5号

(72) 発明者 柴田 賢一

大阪府守口市京阪本通 2丁目 5番 5号 三

洋電機株式会社内

(72) 発明者 浜田 祐次

大阪府守口市京阪本通 2丁目 5番 5号 三

洋電機株式会社内

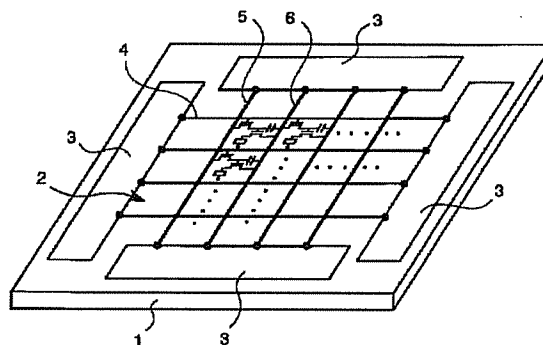
(74) 代理人 弁理士 鳥居 洋

(54) 【発明の名称】 有機エレクトロルミネッセンスディスプレイ装置

(57) 【要約】

【課題】 この発明は、有機ELを備えた画素アレイ部と周辺駆動回路とを同一基板上に作成し、有機ELディスプレイ装置の製造を容易にし、且つディスプレイ装置の小型化を図ることをその目的とする。

【解決手段】 この発明の有機ELディスプレイ装置は、半導体基板1上に有機EL素子で構成された画素アレイ2が設けられ、半導体基板1の画素アレイ2の周辺部には、有機EL素子を駆動する駆動集積回路3が形成され、画素アレイ1と駆動集積回路3が一体化されている。



【特許請求の範囲】

【請求項1】 半導体基体上に有機エレクトロルミネッセンス素子で構成された画素アレイが設けられ、上記半導体基体の画素アレイの周辺部には、前記有機エレクトロルミネッセンス素子を駆動する駆動集積回路が形成されていることを特徴とする有機エレクトロルミネッセンスディスプレイ装置。

【請求項2】 上記半導体基体上に、陰極と有機層と陽極をこの順序で積層し、前記基体とは反対側の面から発光することを特徴とする請求項1に記載の有機エレクトロルミネッセンスディスプレイ装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、有機エレクトロルミネッセンス（以下、有機ELという。）を発光デバイスとして用いた有機ELディスプレイ装置に関する。

【0002】

【従来の技術】有機エレクトロルミネッセンス（EL）素子は、新しい自己発光型素子として、期待されている。有機EL素子としては、一般に、陽極となるホール注入電極と陰極となる電子注入電極との間にホール輸送層と発光層とが形成された構造（SH-A構造）、またはホール注入電極と電子注入電極との間に発光層と電子輸送層とが形成された構造（SH-B構造）の2層構造、あるいはホール注入電極と電子注入電極との間に、ホール輸送層と発光層と電子輸送層とが形成された構造（DH構造）の3層構造のものがある。

【0003】上記陽極となるホール注入電極としては、金やITO（インジウムスズ酸化物）のような仕事関数の大きな電極材料を用い、上記陰極となる電子注入電極としては、Mgのような仕事関数の小さな電極材料を用いる。

【0004】また、上記ホール輸送層、発光層、電子輸送層には有機材料が用いられ、ホール輸送層はp型半導体の性質、電子輸送層はn型半導体の性質を有する材料が用いられる。上記発光層は、上記SH-A構造では、n型半導体の性質、SH-B構造ではp型半導体の性質、DH構造では中性に近い性質を有する材料が用いられる。

【0005】いずれの構造にしても、有機EL素子はホール注入電極（陽極）から注入されたホールと電子注入電極（陰極）から注入された電子が、発光層とホール（または電子）輸送層の界面、および発光層内で再結合して発光するという原理である。従って、発光機構が衝突起型発光である無機EL素子と比べて、有機EL素子は低電圧で発光が可能といった特長を持っており、これからの表示素子として非常に有望である。

【0006】この種有機EL素子を用いたディスプレイ装置が、特開平8-241047号公報（Int. c. 1. G09F 9/30）に開示されている。この有機

ELディスプレイ装置は、アクティブマトリックス駆動素子としてガラス基板上に設けた薄膜トランジスタ（TFT）を用い、このガラス基板上に有機EL素子をアレイ状に形成している。

【0007】

【発明が解決しようとする課題】しかしながら、上記した従来の有機ELディスプレイ装置においては、上記アクティブマトリックス駆動素子を駆動するためのシフトレジスタやラッチ回路を含む周辺駆動集積回路（IC）を別個用意し、ガラス基板上に形成された有機EL素子の駆動素子と周辺駆動集積回路とをワイヤやフラットケーブルなどを実装技術を用いて接続している。このため、その製造が煩瑣であると共に、ディスプレイ装置が大きくなるという問題があった。

【0008】一方、特開平9-114398号公報（Int. c. 1. G09F 9/30）には、基板として単結晶シリコン半導体基板を用い、アクティブマトリックス駆動素子として単結晶シリコンによるMOSトランジスタで有機EL素子を駆動したものが開示されている。この有機ELディスプレイ装置においては、基板として単結晶シリコン基板を用いているので、周辺駆動集積回路の組み込みが容易になり、駆動集積回路の外付けを不要にすることができる。

【0009】しかしながら、上記有機ELディスプレイ装置においては、シリコン基板側から素子の発光を取り出すように構成しているため、有機ELの発光部分の基板にエッチングを施し、透過部分を形成している。このため、透過部分作成のためのエッチング工程が増加するという難点があると共に、有機ELからの発光を取り出すために、基板をエッチングで薄くして透光部分が形成されているので、機械的強度が極めて弱くなるという難点もあった。

【0010】この発明は、上述した従来の問題点を解消するためになされたものにして、有機ELを備えた画素アレイ部と周辺駆動回路とを同一基板上に作成し、有機ELディスプレイ装置の製造を容易にし、且つディスプレイ装置の小型化を図ることをその目的とする。

【0011】

【課題を解決するための手段】この発明の有機ELディスプレイ装置は、半導体基体上に有機EL素子で構成された画素アレイが設けられ、上記半導体基体の画素アレイの周辺部には、前記有機EL素子を駆動する駆動集積回路が形成されていることを特徴とする。

【0012】上記したように、有機ELを備えた画素アレイ部と周辺駆動回路とを同一基板上に作成することで、有機ELディスプレイ装置の製造が容易になり、且つディスプレイ装置の小型化が図れる。

【0013】更に、この発明は、上記半導体基体上に、陰極と有機層と陽極をこの順序で積層したことを特徴とする。

【0014】上記したように構成することで、有機EL素子は、前記基体とは反対側の面から発光する。

【0015】

【発明の実施の形態】以下、この発明の有機ELディスプレイ装置の実施の形態につき図面を参照して説明する。図1は、この発明の有機ELディスプレイ装置の一実施の形態を示し、アクティブスタティック駆動方式の駆動回路一体型有機ELディスプレイ装置の模式図、図2は、同概略回路構成図、図3は同概略断面図、図4は、この発明の有機EL素子の画素部分の平面図、図5はこの発明の有機EL素子部分の断面図である。

【0016】図1及び図2に示すように、この実施の形態においては、基板1として単結晶シリコン半導体基板を用い、この基板1上に有機EL素子で構成された画素アレイ部2と周辺駆動集積回路3が形成されている。

【0017】周辺駆動集積回路3は、映像信号などを画面表示するための走査信号を行選択線4に与えるためのYドライバ31と、データ線5にデータ信号を供給するためのXドライバ32と、Xドライバ32からのクロック信号に従ってビデオ入力信号データをサンプリングしてホールドするサンプル・ホールド33と、で構成される。

【0018】上記したように、基板1は、単結晶シリコン半導体基板からなり、画素アレイ部2の周辺部分に周知のCMOSプロセスにより、Yドライバ31、Xドライバ32、サンプル・ホールド33が形成されている。Yドライバ31には、Yクロック、Yスタート信号が与えられ、Xドライバ32にはXクロック、Xスタート信号が、サンプル・ホールド33には、ビデオ信号が与えられる。

【0019】上記半導体基板1内の画素アレイ部2には、Yドライバ回路31からの水平走査信号が入力される行選択線4が基板上に絶縁膜を介して平行に配置されている。また、データ信号が供給されるデータ線5が同じく絶縁膜を介して基板1上に配置されている。更に共通電極線6が基板1上に絶縁膜を介して平行に配置されている。図4に示すように、この行選択線4、データ線5、共通電極線6で囲まれた部分が1つの画素に相当する有機EL素子部である。

【0020】この2次元配置の画素（有機EL素子）数が $n \times m$ の場合、行選択線2及び共通電極線4は $n$ 本、データ線3が $m$ 本設けられる。

【0021】有機EL素子部20には、有機EL素子をオン・オフするためのスイッチング手段21が設けられている。このスイッチング手段21は半導体基板1にソース、ドレイン拡散層を設けた2個のMOSトランジスタTr1、Tr2とコンデンサCを備える。

【0022】MOSトランジスタTr1は、そのゲートGが行選択線4と接続され、ドレインDがデータ線5と接続されている。また、MOSトランジスタTr1のソ

ースSがコンデンサCを介して共通電極線6と接続されている。

【0023】さらに、MOSトランジスタTr2のゲートGがMOSトランジスタTr1のソースSと接続され、且つソースSが共通電極線6と接続されている。MOSトランジスタTr2のドレインDは画素電極の一方、この実施の形態においては、陽極（透明電極）24と接続され、他方（陰極）22が共通電極線6と接続されている。このMOSトランジスタTr1、2及びコンデンサCは画素毎に設けられている。

【0024】この実施の形態においては、図3及び図5に示すように、半導体基板1側に陰極22が配置され、その上に有機層23、と陽極としてのITO、 $\text{SnO}_2$ などの透明電極24が配置され、基板1とは逆の面から発光するようになっている。この実施の形態では、基板1とは逆の面から有機ELが発光するように構成されている。従って、基板1をエッチングなどにより透光部を形成する必要が無く、工程数の増加もなくまた、機械的強度も低下する恐れはない。

【0025】図5に従いこの有機EL素子につき説明する。この発明の有機EL素子は、シリコン半導体基板1上に絶縁層11を形成し、その絶縁層11上に陰極となる電子注入電極22（厚み2000Å）、電子輸送層23a（厚み500Å）、発光層23b（厚み200Å）、ホール輸送層23c（厚み500Å）、インジウムスズ酸化物（ITO）からなる陽極となるホール注入電極24とが順に形成されている。上記のように、堆積した有機EL素子を封止材とシールドガラスを用いて封止される。

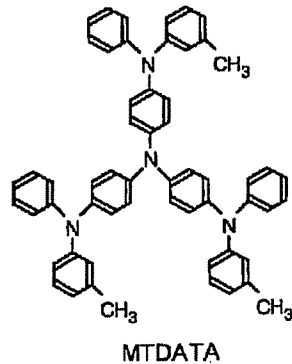
【0026】ところで、上記した電子注入電極（陰極）22は、 $\text{MgIn}$ 、 $\text{MgAg}$ 、 $\text{AlLi}$ などの仕事関数の小さな金属を用いている。しかし、この陰極22は仕事関数が小さい故に、空気中の酸素あるいは水分と反応を起こしやすいため、有機EL素子の最上層に陰極が配置される構成であれば、陰極の酸化を防止するための酸化防止膜を必要とする。これに対して、この発明においては、酸化しやすい陰極22は基板1上に設けられ、その上に有機層23及び陽極（透明電極）24が配置されるので、封止材とシールドガラス等により封止することで、特別な酸化防止膜を設けなくても陰極22の酸化が防止できる。

【0027】上記したホール輸送層23c、発光層23b、電子輸送層23aは、それぞれ有機ELが用いられている。具体的には、例えば、ホール輸送層23cは、下記の化学式1で示されるトリフェニルアミン誘導体（MTDATA）からなり、発光層23bは、下記の化学式2で示される $\text{N, N' - Diphenyl - N, N' - di}(\alpha\text{-naphthyl})\text{benzidine}$ （ $\alpha\text{NPD}$ ）をホスト材料とし、下記の化学式3で示すルプレンをドーパントしたものからなり、電子輸送層

23aは下記の化学式4で示す10-ベンゾ(h)ーキノリールーベリリウム錯体(BeBq<sub>2</sub>)からなっている。

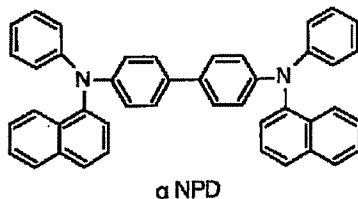
【0028】

【化1】



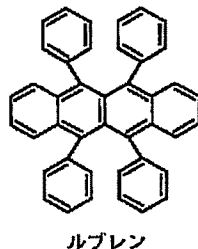
【0029】

【化2】



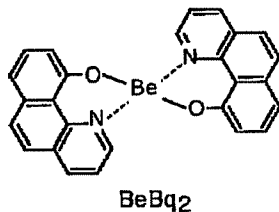
【0030】

【化3】



【0031】

【化4】



【0032】次に、上記した図1ないし図5に示す構造の有機EL素子の製造方法の一例につき説明する。

【0033】まず、半導体基板1上に通常のMOS-LSIプロセス技術を用いて、周辺駆動集積回路30及び有機EL画素アレイ2の各画素部20のスイッチング手段21をそれぞれ形成する。このMOS-LSIプロセスにより周辺駆動集積回路3及び画素部のスイッチング手

段21を形成すると共に、行選択線4、データ線5及び共通電極線6も基板1上に絶縁膜を介して接続されている。このプロセスの後、有機EL画素アレイ部2に有機EL素子を形成する。

【0034】まず、有機EL素子の陰極22を半導体基板1の絶縁膜11上に形成する。陰極22は抵抗加熱式真空蒸着法にて半導体基板1上の所定の画素領域にメタルマスクを用いて形成する。陰極22の材料としては、MgIn、MgAg、AlLiなどの低仕事関数の材料が用いられる。また、共通電極線6と各陰極22とが電気的に接続されるように、陰極22のパターンが形成されている。

【0035】この後、駆動集積回路部3とスイッチング手段21をマスクして陰極を含め基板1上全面に有機電子輸送層23a、有機発光層23b、有機ホール輸送層23cの順に同じく真空蒸着法により順次形成する。即ち、陰極22上にBeBq<sub>2</sub>を真空蒸着して電子輸送層23aを形成し、この電子輸送層23a上にαNPDとルブレンを共蒸着して発光層23bを形成した後、この上にMTDATAを真空蒸着してホール輸送層23cを形成する。尚、これらの蒸着はいずれも真空度 $1 \times 10^{-6}$  Torr、基板温度制御無しの下で行った。

【0036】続いて、有機膜層23の上に、メタルマスクを用いて陽極となるITOからなる透明電極24をスパッタ法により所定のパターンに形成する。

【0037】続いて、有機EL素子20と駆動集積回路3を結線するためのアルミニウム膜による配線工程が行われる。この配線工程により、駆動集積回路3と有機EL素子20とが電気的に接続されると共に透明電極24とスイッチング手段21とも接続される。有機EL素子を形成後は、有機層23がレジスト液に溶けるので、メタルマスクを用いて所定のパターンにアルミ配線が行われる。

【0038】この後、有機EL素子画素アレイ2と駆動集積回路3の全面に保護膜を形成する。この保護膜の材質としては、高分子材料、SiO<sub>2</sub>、MgOなどの金属酸化物が用いられる。保護膜形成後、シールドガラスと封止材により、ディスプレイパネルを封止して、駆動集積回路3と有機EL画素アレイ2が一体化したデバイスが得られる。

【0039】図6は、この発明の有機ELディスプレイ装置の他の実施の形態を示し、パッシブダイナミック駆動方式の駆動回路一体型有機ELディスプレイ装置の模式図である。図7は、同概略回路構成図、図8は同概略断面図である。

【0040】図6及び図7に示すように、この実施の形態においても前述の実施の形態と同じく、基板1として単結晶シリコン半導体基板を用い、この基板1上に有機EL素子で構成された画素アレイ部2と周辺駆動集積回路3aが形成されている。

【0041】周辺駆動集積回路3aは、映像信号などを画面表示するための走査信号を行選択線4に与えるためのYドライバ31aと、データ線にデータ信号を供給するためのX電極ドライバ33aと、X電極ドライバ33aからのクロック信号に従ってビデオ入力信号データを1ライン分保持するバッファメモリ32aと、で構成される。

【0042】上記したように、基板1は、単結晶シリコン半導体基板からなり、画素アレイ部2の周辺部分の基板1内に周知のCMOSプロセスにより、Yドライバ31a、X電極ドライバ33a、バッファメモリ32aが形成されている。

【0043】上記半導体基板1内の画素アレイ部2には、Yドライバ31aから与えられる水平走査信号が入力される行選択線4が基板上に絶縁膜を介して平行に配置されている。また、行選択線4と直交する方向に平行に配置データ線5が配置されている。この実施の形態においては、パッシブダイナミック駆動方式で駆動されるために、データ線5と行選択線4との間に有機EL素子が設けられる。そして、画素アレイ2内の行選択線4としては陰極22が用いられ、また、データ線としては陽極24が用いられる。即ち、基板1上の絶縁膜を介して陰極22がYドライバ31からの行選択線と同じピッチで平行に配置される。そして、この上に有機層23が設けられ、この有機層23上に陰極22と直交する方向に延びる透明電極24がXドライバ33aのデータ線と同じピッチで配置される。この結果、行選択線とデータ線との交点に有機EL素子が設けられる。

【0044】この実施の形態においても、図8に示すように、前述の第1の実施の形態と同じく半導体基板1側に陰極22が配置され、その上に有機層23、と陽極としてのITO、 $\text{SnO}_2$ などの透明電極24が配置され、基板1とは逆の面から発光するようになっている。この実施の形態においても、基板1とは逆の面から有機ELが発光するように構成されているため、基板1をエッチングなどにより透光部を形成する必要が無く、工程数の増加もなくまた、機械的強度が低下する畏れはない。

【0045】この実施の形態の有機EL素子も前述した有機EL素子と同様にして構成されている。即ち、シリコン半導体基板1上に絶縁層11を形成し、その絶縁層11上に陰極となる電子注入電極22（厚み2000Å）、電子輸送層（厚み500Å）、発光層（厚み200Å）、ホール輸送層（厚み500Å）からなる有機層23、インジウムスズ酸化物（ITO）からなり陽極となるホール注入電極24とがこの順序で形成されている。上記のように、堆積した有機EL素子を封止材とシールドガラスを用いて封止される。

【0046】この実施の形態においても、酸化しやすい陰極22は基板1上に設けられ、その上に有機層23及

び陽極（透明電極）24が配置されるので、封止材とシールドガラス等により封止することで、酸化防止膜を設けなくても陰極22の酸化が防止できる。

【0047】次に、上記した図6ないし図8に示す構造の有機EL素子の製造方法の一例につき説明する。

【0048】まず、半導体基板1上に通常のMOS—LSIプロセス技術を用いて、周辺駆動集積回路3を形成する。このプロセスの後、有機EL画素アレイ部2に有機EL素子を形成する。

【0049】まず、有機EL素子の陰極22を半導体基板1の絶縁膜11上に形成する。陰極22は抵抗加熱式真空蒸着法にて半導体基板1上の所定の画素領域に行選択線と同じピッチで平行にメタルマスクを用いて形成する。陰極22の材料としては、 $\text{MgIn}$ 、 $\text{MgAg}$ 、 $\text{AlLi}$ などの低仕事関数の材料が用いられる。また、共通電極線6と各陰極22とが電気的に接続されるように、陰極22のパターンが形成されている。

【0050】この後、駆動集積回路部3をマスクして陰極22を含め基板1上全面に有機電子輸送層、有機発光層、有機ホール輸送層の順に同じく真空蒸着法により順次形成する。即ち、陰極22上に $\text{BeBq}_2$ を真空蒸着して電子輸送層を形成し、この電子輸送層上に $\alpha\text{NPD}$ とルブレンを共蒸着して発光層を形成した後、この上にMTDATAを真空蒸着してホール輸送層を形成する。尚、これらの蒸着はいずれも真空中 $1 \times 10^{-5}$  Torr、基板温度制御無し条件下で行った。

【0051】続いて、有機膜層23の上に、メタルマスクを用いて陽極となるITOからなる透明電極24をスパッタ法により所定のパターンに形成する。透明電極24は陰極22とは直交方向でデータ線と同じピッチで平行にパターンニングされ、透明電極24とXドライバ33aとが電気的に接続される。

【0052】この後、有機EL素子画素アレイ2と駆動集積回路3aの全面に保護膜を形成する。この保護膜の材質としては、高分子材料、 $\text{SiO}_2$ 、 $\text{MgO}$ などの金属酸化物が用いられる。保護膜形成後、シールドガラスと封止材により、ディスプレイパネルを封止して、駆動集積回路3と有機EL画素アレイ3が一体化したデバイスが得られる。

【0053】上記した各実施の形態においては、半導体基体として単結晶シリコン基板を用いたが、ガラス基板上に低温プロセスにより形成した多結晶シリコン半導体層を基体として用いることもできる。

【0054】

【発明の効果】以上説明したように、この発明によれば、有機ELを備えた画素アレイ部と周辺駆動回路とを同一基板上に作成することができるので、有機ELディスプレイ装置の製造が容易になるとともに、ディスプレイ装置の小型化を図ることができる。

【図面の簡単な説明】

【図1】 この発明の一実施の形態を示し、アクティブスタティック駆動方式の駆動回路一体型有機ELディスプレイ装置の模式図である。

【図2】 この発明の一実施の形態の概略回路構成図である。

【図3】 この発明の一実施の形態の概略断面図である。

【図4】 この発明の一実施の形態の有機EL素子の画素部分の平面図である。

【図5】 この発明の一実施の形態の有機EL素子部分の断面図である。

【図6】 この発明の他の実施の形態を示し、パッシブダイナミック駆動方式の駆動回路一体型有機ELディスプレイ装置の模式図である。

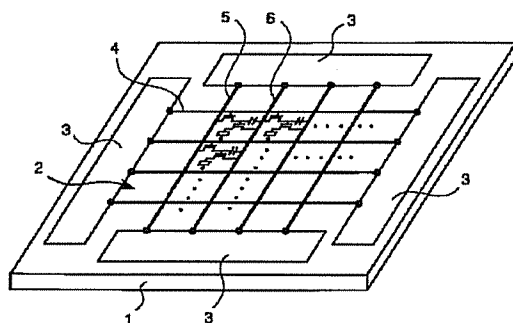
【図7】 この発明の他の実施の形態の概略回路構成図である。

【図8】 この発明の他の実施の形態の概略断面図である。

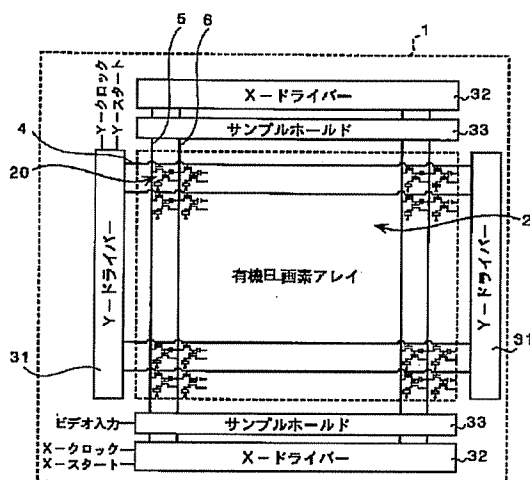
【符号の説明】

- 1 半導体基板
- 2 有機EL画素アレイ
- 3 駆動集積回路

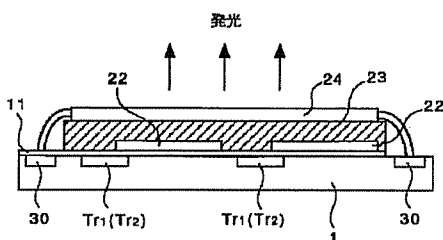
【図1】



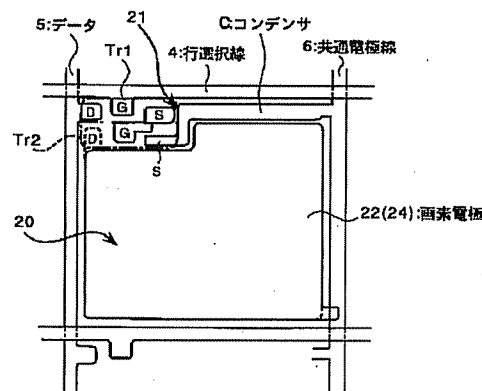
【図2】



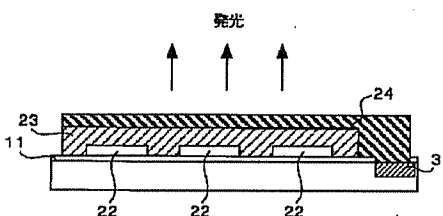
【図3】



【図4】

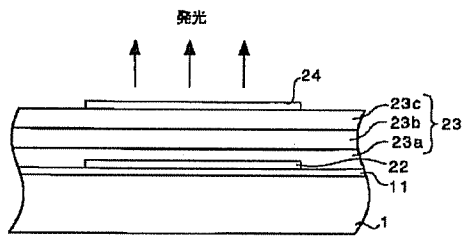


【図8】

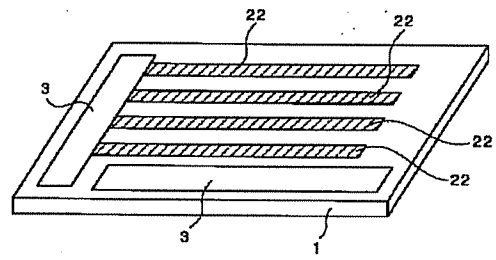




【図5】



【図6】



【図7】

